

**Цифро-аналоговый базовый матричный кристалл  
1451БК2У**

БМК 1451БК2У (далее микросхема) предназначена для создания устойчивых к СВВФ полузаказных аналоговых ИС, в которых обработка аналоговых сигналов производится с применением цифрового управления по алгоритму, заданному заказчиком-потребителем. Микросхема имеет программирование четырьмя заказными фотошаблонами на заводе изготовителе. Кодировки для программирования микросхемы разрабатываются в соответствии с картой заказа. Электрическую схему кодировок разрабатывает заказчик-потребитель на основе библиотеки функциональных элементов. Изготовитель разрабатывает и верифицирует топологию кодировок в соответствии с электрической схемой разработанной заказчиком-потребителем.

Микросхема изготавливается в 64-выводном металлокерамическом корпусе Н18.64-1В.

Косвенный прототип – USI6000 компании Universal Semiconductor, США.

Основные характеристики:

- напряжение питания – 3.0В ÷ 15В;
- входное напряжение смещения нуля типового операционного усилителя – не более  $|\pm 14|$  мВ;
- частота единичного усиления типового операционного усилителя - не менее 500 кГц;
- количество цифровых вентилей – 45 300 шт.;
- количество типовых операционных усилителей - 36 шт.

**Технические спецификации**  
**1451БК2У**

---

**Электрические параметры микросхем при приемке и поставке**

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °C
		не менее	не более	
Выходное напряжение низкого уровня на цифровом выводе, В, UCC= 3,0 В; IOL = 2,0 мА	UOL	–	0,4	25±10; -60 ÷ +125
Выходное напряжение высокого уровня на цифровом выводе, В, UCC= 3,0 В; IOL = -1,0 мА	UOH	UCC - 0,8 В	–	
Напряжение смещения нуля типового операционного усилителя, мВ, UCC = 5,0 В	UIO	–	±14,0	
Ток потребления, мА, UCC = 15 В, UIL = 0 В; UIH = UCC	ICC	–	50	
Входной ток низкого уровня на цифровом входе, мкА, UCC = 15 В, UIL = 0 В	IIL	–	-10	
Входной ток высокого уровня на цифровом входе, мкА, UCC = 15 В, UIH = UCC	IIH	–	10	
Выходной ток низкого уровня на цифровом выходе в состоянии «Выключено», мкА, UCC = 15 В, UOL = 0 В	IOZL	–	10	
Выходной ток высокого уровня на цифровом выходе в состоянии «Выключено», мкА, UCC = 15 В, UOH = UCC	IOZH	–	-10	
Проходное сопротивление типового аналогового ключа, кОм, UCC = 5,0 В, UIL = 0, UIH = UCC	RSW	0,5	1,5	
Частота единичного усиления типового операционного усилителя, кГц, UCC = 5,0 В, UIL = 0, UIH = UCC	fI	500	–	
Время задержки распространения сигнала по типовому вентилю 2И-НЕ, нс, UCC = 5,0 В, UIL = 0, UIH = UCC	tP	–	5,0	
Примечания.				
1	Знак "минус" перед значением тока указывает только его направление (вытекающий ток). За величину тока принимается абсолютное значение показаний измерителя тока.			
2	Дополнительные электрические параметры полузаказных микросхем в соответствии с картой заказа			

**Технические спецификации**  
**1451БК2У**

---

**Предельно-допустимые и предельные режимы эксплуатации микросхем**

Наименование параметра режима, единица измерения	Буквенное обозначение параметра	Предельно-допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
Напряжение питания, В	UCC	3,0	15	-0,3	17
Входное напряжение низкого уровня, В	UIL	0	0,8	-0,3	-
Входное напряжение высокого уровня, В	UIH	UCC - 0,8 В	UCC	-	UCC + 0,3 В
Выходной ток, мА	IO	-	±4	-	±20
Сопротивление нагрузки на аналоговом выходе, Ом	RL	300	-	-	-
Емкость нагрузки, пФ	CL	-	50	-	-

### **Конструктивные особенности цифро-аналогового БМК**

Цифро-аналоговый БМК имеет две матрицы: одна состоит из аналоговых и другая из цифровых компонентов. Аналоговая матрица занимает чуть более 10 % кристалла, а остальная часть – цифровая матрица.

На аналоговую часть непосредственно подается напряжение питания  $U_{CC}$  и входные сигналы с уровнями от 3 до 15 В, а цифровая часть питается от специального формирователя напряжения питания и имеет в своем составе преобразователи уровней сигналов. Цифровая матрица выполнена по архитектуре «лес транзисторов» с изоляцией одноименных областей запертыми транзисторами. В каждой половине цифровой матрицы по 73 ряда с 931 ячейкой комплементарных пар МОП-транзисторов. Между рядами комплементарных пар МОП-транзисторов сформированы каналы для 12 трасс межсоединений в первом уровне металлизации. Степень интеграции цифровой матрицы до 45 300 вентилей.

Для нужд синхронизации цифровых схем, в цифровую матрицу введен настраиваемый генератор частоты (меандр). Его настройка обеспечивается изменением сопротивления токозадающего резистора, который может быть как внешним, так и внутренним, в том числе управляемым. Поэтому блок настраиваемого генератора частоты размещен вблизи от аналоговой матрицы.

Аналоговая матрица размещена с края кристалла, параллельно рядам цифровой матрицы. Она, как и цифровая матрица, разделена по середине на две симметричных половины. Аналоговая матрица построена из универсальных ячеек предусматривающих реализацию четырех типов операционных усилителей:

- маломощный ОУ на Р-МОП дифференциальной паре;
- мощный ОУ на Р-МОП дифференциальной паре;
- маломощный ОУ на Н-МОП дифференциальной паре;
- мощный ОУ на Н-МОП дифференциальной паре.

Операционные усилители формируются с конденсаторами коррекции, а резисторы смещения набираются из набора резисторов в той же ячейке. В ячейке так же имеются дополнительные наборы конденсаторов с изолированными обкладками, которые предназначены для построения аналоговых цепей. В ячейку входит набор аналоговых ключей.

Имеющиеся в ячейке наборы МОП-транзисторов с различными комбинациями размеров позволяют строить различные токовые зеркала, дифференциальные пары и так далее. Комбинируя имеющиеся наборы МОП-транзисторов, резисторов и конденсаторов и имея в наличии аналоговые ключи можно строить практически все известные аналоговые компоненты функциональных схем. Используя различные сочетания включений МОП-транзисторов, конденсаторов и резисторов можно строить всевозможные ОУ и другие аналоговые схемы.

## Технические спецификации

### 1451БК2У

Аналоговая матрица содержит три ряда из 12 универсальных аналоговых ячеек. Однако две ячейки в центре модифицированы для построения базового источника опорного напряжения с набором биполярных транзисторов для реализации функции «bandgap». Там же находится схема универсального генератора напряжений смещения токовых зеркал для всех ОУ («BIAS»). Сигнальные шины между аналоговой и цифровой матрицами подключаются через линейку из 198 преобразователей уровня для согласования по напряжениям сигналов. С двух краев ряда преобразователей уровня размещены блоки для формирования быстродействующих компараторов. В принципе, каждый компаратор представляет собой специализированный ОУ и таких компараторов два.

По периметру кристалла цифро-анalogового БМК размещено 60 универсальных буферных элементов типа вход-выход, позволяющих реализовать как аналоговые, так и цифровые функции. В их состав входят мощные выходные транзисторы и схемы управления ими, которые, в том числе, производят преобразование уровней сигнала от цифровой матрицы. Входной каскад также построен с преобразованием уровня. Для аналоговых применений буферный элемент может реализовывать проходные резисторы с низким сопротивлением  $50\div 150$  Ом или с высоким сопротивлением  $0,5\div 1,5$  кОм.

#### Перечень цифровых функциональных элементов

Обозначение		Наименование	Количество ячеек <sup>1)</sup>
Инверторы и повторители			
1	N	Инвертор	3
2	Nx2	Инвертор 2-кратный	4
3	Nx4	Инвертор 4-кратный	6
4	NT	Ключ-инвертор, управляющий низкий уровень	5
5	NTP	Ключ-инвертор, управляющий высокий уровень	5
6	BUF	Повторитель	4
7	BUFx2	Повторитель 2-кратный	5
8	BUFx4	Повторитель 4-кратный	7
9	BUFx8	Повторитель 8-кратный	12
10	BUFT	Ключ-повторитель 4-кратный, управляющий низкий уровень	13

**Технические спецификации**  
**1451БК2У**

---

**Продолжение таблицы**

	Обозначение	Наименование	Количество ячеек <sup>1)</sup>
11	BUFTP	Ключ-повторитель 4-кратный, управляющий высокий уровень	13
12	BUFGIS	Повторитель с гистерезисом по входному сигналу	9
Базовые вентили			
1	NA2	2-входовый вентиль И-НЕ	4
2	NA2x2	2-входовый вентиль И-НЕ 2-кратный	6
3	NA3	3-входовый вентиль И-НЕ	5
4	NA4	4-входовый вентиль И-НЕ	7
5	A2	2-входовый вентиль И	5
6	A2x2	2-входовый вентиль И 2-кратный	6
7	A3	3-входовый вентиль И	6
8	A3x2	3-входовый вентиль И 2-кратный	7
9	A4	4-входовый вентиль И	7
10	A4x2	4-входовый вентиль И 2-кратный	8
11	NO2	2-входовый вентиль ИЛИ-НЕ	4
12	NO2x2	2-входовый вентиль ИЛИ-НЕ 2-кратный	6
13	NO3	3-входовый вентиль ИЛИ-НЕ	5
14	NO4	4-входовый вентиль ИЛИ-НЕ	7
15	O2	2-входовый вентиль ИЛИ	5
16	O2x2	2-входовый вентиль ИЛИ 2-кратный	6
17	O3	3-входовый вентиль ИЛИ	6
18	O3x2	3-входовый вентиль ИЛИ 2-кратный	7

**Технические спецификации**  
**1451БК2У**

---

**Продолжение таблицы**

Обозначение		Наименование	Количество ячеек <sup>1)</sup>
19	O4	4-входовый вентиль ИЛИ	7
20	O4x2	4-входовый вентиль ИЛИ 2-кратный	8
21	EX	2-входовый вентиль Исключающее ИЛИ	7
22	NEX	2-входовый вентиль Равнозначность	7
Комбинационные элементы			
1	NOA2	3-входовый комбинационный элемент 2И-2ИЛИ-НЕ	5
2	NAO2	3-входовый комбинационный элемент 2ИЛИ-2И-НЕ	5
3	NOA3	4-входовый комбинационный элемент 3И-2ИЛИ-НЕ	7
4	NAO3	4-входовый комбинационный элемент 3ИЛИ-2И-НЕ	7
5	NOA22	4-входовый комбинационный элемент 2-2И-2ИЛИ-НЕ	7
6	NAO22	4-входовый комбинационный элемент 2-2ИЛИ-2И-НЕ	7
7	NO3A2	4-входовый комбинационный элемент 2И-3ИЛИ-НЕ	7
8	NA3O2	4-входовый комбинационный элемент 2ИЛИ-3И-НЕ	7
9	NAOA2	4-входовый комбинационный элемент 2И-2ИЛИ-2И-НЕ	7
10	NOAO2	4-входовый комбинационный элемент 2ИЛИ-2И-2ИЛИ-НЕ	7
11	NOA4	5-входовый комбинационный элемент 4И-2ИЛИ-НЕ	8
12	NAO4	5-входовый комбинационный элемент 4ИЛИ-2И-НЕ	8
13	NOA23	5-входовый комбинационный элемент 2-3И-2ИЛИ-НЕ	8
14	NAO23	5-входовый комбинационный элемент 2-3ИЛИ-2И-НЕ	8
15	NO3A22	5-входовый комбинационный элемент 2-2И-3ИЛИ-НЕ	8
16	NA3O22	5-входовый комбинационный элемент 2-2ИЛИ-3И-НЕ	8

**Технические спецификации**  
**1451БК2У**

---

**Продолжение таблицы**

	Обозначение	Наименование	Количество ячеек <sup>1)</sup>
17	NAOA22	5-входовый комбинационный элемент 2-2И-2ИЛИ-2И-НЕ	8
18	NOAO22	5-входовый комбинационный элемент 2-2ИЛИ-2И-2ИЛИ-НЕ	8
19	AD	Мажоритарный элемент	9
20	ADD	Полный сумматор	18
21	MX2	Мультиплексор 2 в 1	8
22	NMX2	Мультиплексор 2 в 1 инвертирующий	7
23	MX4	Мультиплексор 4 в 1	36
Триггеры			
1	RS	RS-триггер	10
2	RSN	RS-триггер, управляющий низкий уровень	10
3	RST	RS-триггер тактируемый	13
4	RSTN	RS-триггер тактируемый, управляющий низкий уровень	13
5	LT	D-триггер асинхронный	16
6	LTR	D-триггер асинхронный со сбросом	17
7	LTS	D-триггер асинхронный с установкой	17
8	DFF	Двухтактный D-триггер, запись по положительному фронту	25
9	DFFR	Двухтактный D-триггер со сбросом, запись по положительному фронту	27
10	DFFRS	Двухтактный D-триггер со сбросом и установкой, запись по положительному фронту	29
11	DVFF	Двухтактный D-триггер с разрешением записи, запись по положительному фронту	34
12	DVFFR	Двухтактный D-триггер с разрешением записи со сбросом, запись по положительному фронту	36

**Технические спецификации**  
**1451БК2У**

---

**Продолжение таблицы**

Обозначение		Наименование	Количество ячеек <sup>1)</sup>
13	DVFFRS	Двухтактный D-триггер с разрешением записи со сбросом и установкой, запись по положительному фронту	38
Специализированные элементы			
1	G0	Генератор фиксированного сигнала «низкий уровень»	2
2	G1	Генератор фиксированного сигнала «высокий уровень»	2
3	BUFAD	Преобразователь сигнала аналоговый - цифровой	1 <sup>2)</sup>
4	BUFDA	Преобразователь сигнала цифровой - аналоговый	1 <sup>2)</sup>
5	OSC	Настраиваемый RC-генератор тактовых сигналов	1 <sup>3)</sup>
Буферные элементы			
1	PAD_IN	Входной буферный элемент	1 <sup>4)</sup>
2	PAD_OUT	Выходной буферный элемент	1 <sup>4)</sup>
3	PAD_OZ	Выходной буферный элемент с тремя состояниями	1 <sup>4)</sup>
4	PAD_IO	Двунаправленный буферный элемент	1 <sup>4)</sup>

<sup>1)</sup> Ячейка - это комплементарная пара МОП транзисторов в цифровой матрице.  
<sup>2)</sup> Элемент размещаются на специализированных ячейках между цифровой и аналоговой матрицами.  
<sup>3)</sup> Элемент размещаются в строго заданном на базовом кристалле месте.  
<sup>4)</sup> Элемент размещаются на любой ячейке универсальных буферных элементов.

**Технические спецификации**  
**1451БК2У**

---

**Перечень аналоговых функциональных элементов**

Обозначение		Наименование	Примечание
Функциональные блоки			
1	OP_P	Маломощный ОУ на Р-МОП дифференциальной паре	1
2	OP_PW	Мощный ОУ на Р-МОП дифференциальной паре	1
3	OP_N	Маломощный ОУ на N-МОП дифференциальной паре	1
4	OP_NW	Мощный ОУ на N-МОП дифференциальной паре	1
5	KAV	Ключ аналоговый высоковольтный, управляющий высокий уровень	1
6	KAV_N	Ключ аналоговый высоковольтный, управляющий низкий уровень	1
7	KAMV	Неуправляемый высоковольтный ключ с проходным сопротивлением более 1 МОм	2
8	CMP	Компаратор аналоговых напряжений	2
9	PAD01K	Буферный элемент с проходным резистором 0,1 кОм	3
10	PAD_1K	Буферный элемент с проходным резистором 1 кОм	3
11	REF	Источник опорного напряжения и напряжений BIAS	4
12	SVDD	Источник напряжения питания цифровой матрицы	4
Резисторы			
1	RES_A	Резистор с типовым сопротивлением 1 кОм	1
2	RES_B	Резистор с типовым сопротивлением 2,2 кОм	1
3	RES_C	Резистор с типовым сопротивлением 4,7 кОм	1
4	RES_D	Резистор с типовым сопротивлением 10 кОм	1
5	RES_E	Резистор с типовым сопротивлением 22 кОм	1
6	RES_F	Резистор с типовым сопротивлением 47 кОм	1
7	RES_G	Резистор с типовым сопротивлением 100 кОм	1

**Технические спецификации**  
**1451БК2У**

---

**Продолжение таблицы**

	Обозначение	Наименование	Примечание
Конденсаторы			
1	CAP_A	Конденсатор с типовой емкостью 0,1пФ	1
2	CAP_B	Конденсатор с типовой емкостью 0,2 пФ	1
3	CAP_C	Конденсатор с типовой емкостью 0,3 пФ	1
4	CAP_D	Конденсатор с типовой емкостью 0,5 пФ	1
5	CAP_E	Конденсатор с типовой емкостью 1,0 пФ	1
6	CAP_F	Конденсатор с типовой емкостью 1,5 пФ	1
7	CAP_G	Конденсатор с типовой емкостью 2,0 пФ	1
8	CAP_H	Конденсатор с типовой емкостью 3,0 пФ	1
9	CAP_I	Конденсатор с типовой емкостью 6,0 пФ	1
Аналоговые, высоковольтные транзистры			
1	MP_A	Высоковольтной МОП-транзистор P-типа с L= 4,6 мкм, W= 7,4 мкм	1, 4
2	MP_B	Высоковольтной МОП-транзистор P-типа с L= 6,6 мкм, W= 20 мкм	1, 4
3	MP_C	Высоковольтной МОП-транзистор P-типа с L= 4,6 мкм, W= 20 мкм	1, 4
4	MP_D	Высоковольтной МОП-транзистор P-типа с L= 4,6 мкм, W= 40 мкм	1, 4
5	MP_E	Высоковольтной МОП-транзистор P-типа с L= 4,6 мкм, W= 50 мкм	1, 4
6	MN_A	Высоковольтной МОП-транзистор N-типа с L= 6,6 мкм, W= 12 мкм	1, 4
7	MN_B	Высоковольтной МОП-транзистор N-типа с L= 4,6 мкм, W= 12 мкм	1, 4
8	MN_C	Высоковольтной МОП-транзистор N-типа с L= 4,6 мкм, W= 20 мкм	1, 4
9	MN_D	Высоковольтной МОП-транзистор N-типа с L= 4,6 мкм, W= 50 мкм	1, 4

# Технические спецификации

## 1451БК2У

### Продолжение таблицы

#### Примечания:

- 1 Размещается в любой универсальной аналоговой ячейке.
- 2 Размещается в строго заданных местах.
- 3 Размещается в любой ячейке для универсальных буферных элементов.
- 4 Произвольное применение не допускается. Допускается создание новых функциональных блоков по согласованию с изготовителем БМК.

Для моделирования используются логические модели, подготовленные в формате VHDL. Результат проектирования конвертируется в Verilog (netlist) и передается изготовителю.

Библиотека в формате VHDL передается заказчику-потребителю после оформления карты заказа.

### Рекомендации по моделированию схем

Для моделирования цифровых схем заказчик-потребитель может использовать стандартные логические модели, подготовленные в формате VHDL. Так как граничная частота переключения цифровых элементов много больше 500 МГц, допускается проводить моделирование синхронных схем с единичными задержками. В том случае, когда заказчик-потребитель желает проводить моделирование с учетом реальных задержек переключения функциональных элементов, ему предоставляются логические модели в формате VHDL – библиотека 1451BK2U.lgn. Условия поставки библиотеки 1451BK2U.lgn устанавливаются в карте заказа. Для моделирования аналоговых схем заказчик-потребитель может использовать Verilog описания функциональных блоков, которые приведены в библиотеке 1451BK2U.lgn.